



Synopsys Purple 100 Program

- Fastrack to SoC Design Career -

新思科技 SoC 晶片設計課程

➤ 活動目的：

智慧聯網及移動式網際網路大幅改變人們的生活，SoC 晶片的出現使複雜的電子設計得以實現，也逐漸成為產業界設計主流。

隨著 SoC 晶片的設計規模越來越龐大，產業不但需要大量人才投入 (招募網站每月平均可達 2000~3000 人力缺口)，且為了因應日益複雜的設計流程，在「人力」之外，「能力」的提升也刻不容緩。

為了協助即將邁入職場的新鮮人做好最佳準備，台灣新思科技規劃暑期密集培訓課程，邀請國內電機資訊相關領域的學生，參加由新思科技規劃的 SoC 設計訓練課程「Synopsys Purple 100 Program」。

本課程由新思資深工程師設計和親身教學，引導學員學習完整 RTL to GDSII 的設計流程，課程包含講解授課、實作帶領，以及線上實際操作練習，提升學員對於設計驗證環境和整體流程的認識，並熟悉數位 IC 設計基礎與佈局相關 EDA 輔助軟體。

➤ 主辦單位：

台灣新思科技 (Synopsys Taiwan)

➤ 課程規劃：

Fundamental Module

Week#	Class Name	Days	Course Delivery	Fee
Week0	ASIC Design Flow	Available during Program	E-Learning/ Document (Self-study)	Free of Charge
	LINUX Basics			
	Basics of CMOS			
	TCL/Tk			

University Program



SYNOPSYS®

*本基礎模組課程僅開放選修模組 A 至模組 D 的學員參與。

Module A - SoC Frontend Design

Lecture + Lab: 54 hours

Week#	Class Name	Days	Syllabus	Course Delivery	Fee
Week1 (7/25~7/29)	Synthesis	3	(View)	Instructor-led training (virtual)	NT\$24,000 (NT\$48,000)
	Formal Verification	1	(View)		
	Verification Basics	1	(View)		
Week2 (8/1 ~ 8/4)	UPF	1	(View)		
	STA	3	(View)		

Module B - Physical Design

Lecture + Lab: 30 hours

Week#	Class Name	Days	Syllabus	Course Delivery	Fee
Week3 (8/8~8/12)	APR Basics	3	(View)	Instructor-led training (virtual)	NT\$12,000 (NT\$24,000)
	APR Advanced	2	(View)		

Module C - Design Verification

Lecture + Lab: 60 hours

Week#	Class Name	Days	Syllabus	Course Delivery	Fee
Week4 (8/15~8/19)	Verification Advanced	5	(View)	Instructor-led training (virtual)	NT\$24,000 (NT\$48,000)
Week5 (8/22~8/26)	FPGA Prototyping	5	(View)	Instructor-led training (onsite)*	

*本課程須至竹科新思訓練教室現場實作，請確認是否可到場參加再報名。

Module D - Design for Test

Lecture + Lab: 30 hours

Week#	Class Name	Days	Syllabus	Course Delivery	Fee
Week5 (8/22~8/26)	Design for Test	5	(View)	Instructor-led training (virtual)	NT\$12,000 (NT\$24,000)

Module E -Digital Instance

Lecture + Lab: 6 hours

Week#	Class Name	Days	Syllabus	Course Delivery	Fee
8/26	Digital Instance SaaS for RTL-to-Sign-off	1	(View)	Instructor-led training (virtual)	Free of Charge

*本模組建議有修習模組 A 或模組 B 之學員報名參加。

注意事項：

1. 選修 2 門以上模組 A 至 D 課程 (含 2 門)，可享 85 折優惠。
2. 選修模組 A 至 D 課程，凡各模組達 80% 以上出席紀錄，並完成所有實作練習 (lab) 及結業作業者，可填寫申請表，退還 **50%** 課程費用 (僅適用於個人報

名者，倘由公司選送並享有公司補助者不在此列)。

3. 退費標準：

- A. 倘課程未成功開課，將退還學員所繳納之全部費用。
- B. 繳納課程費用之學員於開課前退課者，將退還所繳課程費用之七成。
- C. 上課未逾全期三分之一而退課者，退還所繳課程費用之半數；上課逾全期三分之一而退課者，不予退費。

➤ 時間表：

- A. 上午 (09:30~12:00)：講師授課及實作帶領
- B. 下午 (13:30~17:00)：學生自主實作練習及線上 Q&A
(*時間表視授課實際需求可能彈性調整)

➤ 上課方式：

- A. 授課及實作帶領：Zoom 線上平台
- B. 實作練習：雲端虛擬平台
- C. 線上 Q&A：Microsoft Teams 線上平台

➤ 始業及結業典禮：

- A. 始業典禮：
 - ✓ 時間：2022 年 7 月 20 日 (時間另行通知)
 - ✓ 地點：台灣新思科技竹科辦公室
- B. 結業典禮及媒合交流會：
 - ✓ 時間：2022 年 9 月 8 日 (時間另行通知)
 - ✓ 地點：台灣新思科技竹科辦公室

➤ 適合對象：

大專校院電機、電子、資工或相關科系，具備電子學、VLSI 基礎之在學碩士生或博士生 (包含應屆畢業生)。大四應屆畢並確認續讀碩士班者，或碩士班應屆畢並確認續讀博士班者亦在此列。

➤ 先備條件：

1. 具備半導體基礎電子知識
2. 具備基礎數位 IC 設計知識
3. 熟悉 Linux 環境

University Program

SYNOPSYS®

(*其他修課條件，請參閱「課程規劃」各課程之課程大綱)

➤ 修課獎勵：

各模組課程 (含模組 A~D，不含基礎模組及模組 E) 達 80% 以上出席紀錄，並完成課程所有實作練習 (lab) 及結業作業者，可享有以下獎勵：

- A. 可申請模組課程退費，退還課程 **50%** 費用 (僅適用於個人報名者，倘由公司選送並享有公司補助者不在此列)。
- B. 獲頒新思科技結業證書。
- C. 參加廠商媒合交流會，取得第一手職缺機會。

➤ 報名方式：

1. 線上報名連結：<https://arc.synopsys.com.tw/EventDetail/7>
2. 報名即日起至 2022 年 6 月 30 日下午 11:59 分止 (倘報名人數眾多，將可能提前截止報名)。
3. 錄取通知將於 2022 年 7 月 8 日前以 email 寄送，並提供繳費通知。
4. 請確實填寫報名資料，主辦單位保留審查報名資料及核錄之權利。
5. 主辦單位保有更動議程、改期或取消活動之權利。

➤ 注意事項：

1. 請自行準備個人電腦、耳機、麥克風等，並事先測試設備均可正常運作。
2. 請事先安裝 Zoom 及 Teams 線上會議室軟體，並熟悉使用方式。

➤ 聯絡窗口：

台灣新思科技大學合作計畫 (chunhsu@synopsys.com)